

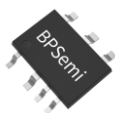
概述

BP85221AL 是一款高性能、高集成度、低待机功耗的开关电源驱动芯片，适用于全电压 85~265VAC 输入的 Buck、Buck-Boost 拓扑应用。功率电感可兼容 0510 色环电感或 CD43 贴片电感。

BP85221AL 内部集成 1600V 整流二极管、550V 高压 MOSFET、高压启动和自供电电路、电流采样电路、电压反馈电路以及续流二极管，无需外部 VCC 电容，减少外围器件数量，降低系统成本和体积，提高可靠性。

BP85221AL 提供丰富的保护功能，包括输出过载/短路保护、逐周期限流、过温保护等，使系统更加安全可靠。

BP85221AL 采用 ASOP-7 封装。



特点

- 兼容 0510 色环电感或 CD43 贴片电感
- 集成 1600V 整流二极管
- 集成 VCC 电容、续流二极管和反馈二极管
- 集成 550V 高压 MOSFET
- 集成高压启动和自供电电路
- 低待机功耗<100mW@230Vac
- 固定 5V 输出
- 优异的动态响应
- 优异的负载调整率和线性调整率
- 改善 EMI 的频率调制技术
- 保护功能
 - 输出过载保护(OLP)
 - 迟滞过温保护(OTP)

应用领域

- 小家电辅助电源
- IOT/智能家居/智能照明
- 替换阻容降压电路

典型应用

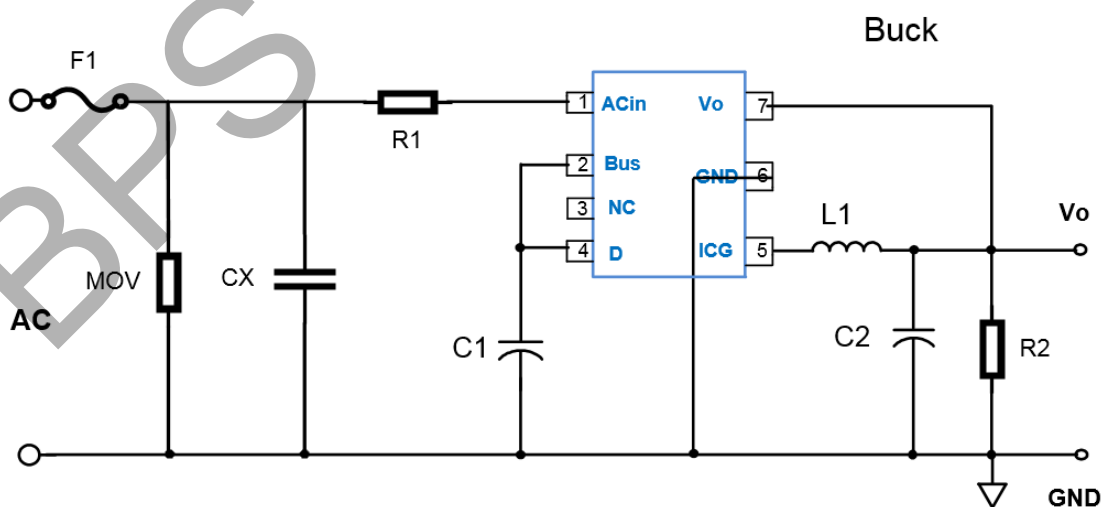


图 1. BP85221AL 典型 Buck 应用电路

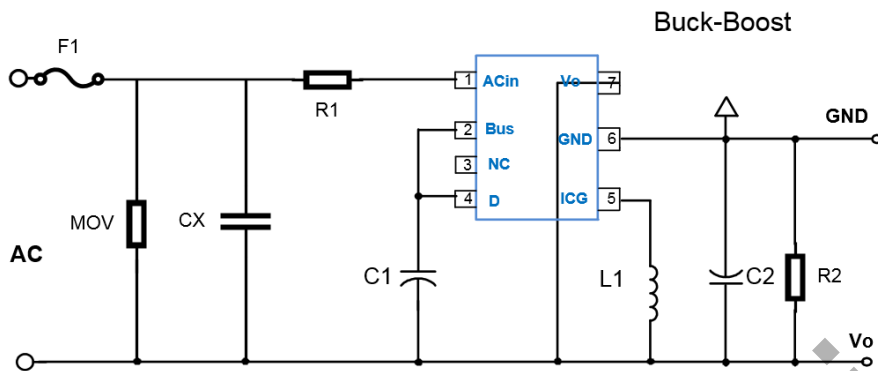
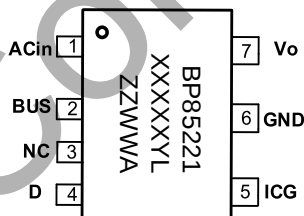


图 2. BP85221AL 典型 Buck-Boost 应用电路

订购信息

订购型号	封装	包装形式	打印
BP85221AL	ASOP-7	卷盘 5000只/盘	BP85221 XXXXXYL ZZWWA

管脚封装



BP85221: 产品型号
XXXXXYL: 批次号
ZZ: 标示
WW: 周号
A: 封装代码

图 3. ASOP-7 管脚封装图

管脚描述

管脚号	管脚名称	描述
1	AC _{in}	内置整流桥二极管阳极，接 AC 端
2	BUS	内置整流桥二极管阴极，接BUS电容正端
3	NC	无连接
4	D	内置 MOSFET 漏极，接 BUS 电容正端
5	ICG	芯片地，内置 MOSFET 源极，内置续流二极管阴极
6	GND	输出地，内置续流二极管阳极
7	V _o	输出电压采样端，内置反馈二极管阳极，接输出正极

输出规格表(注 1)

型号	输出规格	
	输出电压(V)	最大输出电流(mA)
BP85221AL	5	50

注 1: 表中的推荐最大输出电流是在充分散热的条件下, 外围参数设计合理, 非隔离 Buck 或者 Buck-Boost 电路应用。

极限参数(注 2) (无特别说明情况下, $T_A=25^{\circ}\text{C}$)

符号	参数	参数范围	单位
V_{ACin}	ACin到BUS电压	-2~1600	V
V_{DS}	内部高压MOSFET漏极到源极电压	-0.3~550	V
V_{GND}	GND 到 ICG 引脚电压	-600~ 0.3	V
V_O	Vo引脚电压 (以ICG引脚为参考)	-600~ 30	V
P_{DMAX}	最大功耗	0.45	W
T_J	工作结温范围	-40 to 150	$^{\circ}\text{C}$
T_{STG}	储存温度范围	-55 to 150	$^{\circ}\text{C}$
ESD	人体模型 ESD(注 5)	2	kV

注 2: 极限参数是指超出该工作范围, 芯片有可能损坏。除非特殊说明, 电压值均参考 ICG。电气参数定义了器件在工作范围内并且在保证特定性能指标的测试条件下的直流和交流电参数规范。对于未给定上下限值的参数, 该规范不予保证其精度, 但其典型值合理反映了器件性能。

注 3: 按照 JEDEC 标准测试, 100pF 电容通过 1.5K Ω 电阻放电。

电气参数(注 4) (无特别说明情况下, $T_A=25^{\circ}\text{C}$)

符号	参数描述	条件	最小值	典型值	最大值	单位
自供电						
V_{DS_SUP}	最小漏极启动电压			40		V
I_{CC}	芯片工作电流	$V_{DRAIN}=50V$		100		μA
I_Q	芯片静态电流	$V_{DRAIN}=11V$		80	150	μA
输出电压反馈						
V_O	V_O 引脚调制电压		5.85	6.00	6.15	V
V_{O_OLP}	V_O 引脚过载保护电压			3.3		V
t_{OLP}	输出过载屏蔽时间			1024		cycles
t_{AR_OFF}	自动重启间隔时间			0.5		s
振荡器						
f_{S_MAX}	最大开关频率		70	77	84	kHz
f_{S_MIN}	最小开关频率			2.4		kHz
t_{ON_MAX}	最大开通时间		1.8			μs
电流采样						
I_{LIMIT}	峰值电流限值		100	110	130	mA
t_{LEB}	前沿消隐时间			200		ns
功率管						
R_{DS_ON}	功率管导通阻抗	$I_{DS}=100\text{mA}$		30		Ω
I_{DSS}	功率管关断漏电流	$V_{DS}=500V$		10		μA
BV_{DSS}	功率管的击穿电压	$V_{GS}=0V, I_{DS}=500\mu\text{A}$	550			V
续流二极管						
V_{RRM1}	二极管反向击穿电压	$I_R=5\mu\text{A}$	600			V
V_{F1}	二极管正向导通压降	$I_F=110\text{mA}$		1		V
I_{FAV1}	最大平均正向导通电流		300			mA
T_{RR1}	反向恢复时间	$I_F=500\text{mA}, I_R=1.0A,$ $I_{RR}=250\text{mA}$			35	ns
反馈二极管						
V_{RRM2}	二极管反向击穿电压	$I_R=5\mu\text{A}$	600			V
V_{F2}	二极管正向导通压降	$I_F=2\text{mA}$		0.6		V
I_{FAV2}	最大平均正向导通电流		300			mA
T_{RR2}	反向恢复时间	$I_F=500\text{mA}, I_R=1.0A,$ $I_{RR}=250\text{mA}$			35	ns
过热保护						
T_{OTP}	过温保护阈值			145		$^{\circ}\text{C}$
T_{HYST}	过温保护迟滞			40		$^{\circ}\text{C}$

注 4: 规格书的最小、最大规范范围由测试保证, 典型值由设计、测试或统计分析保证。除非特殊说明, 电压值均参考 ICG。

内部结构框图

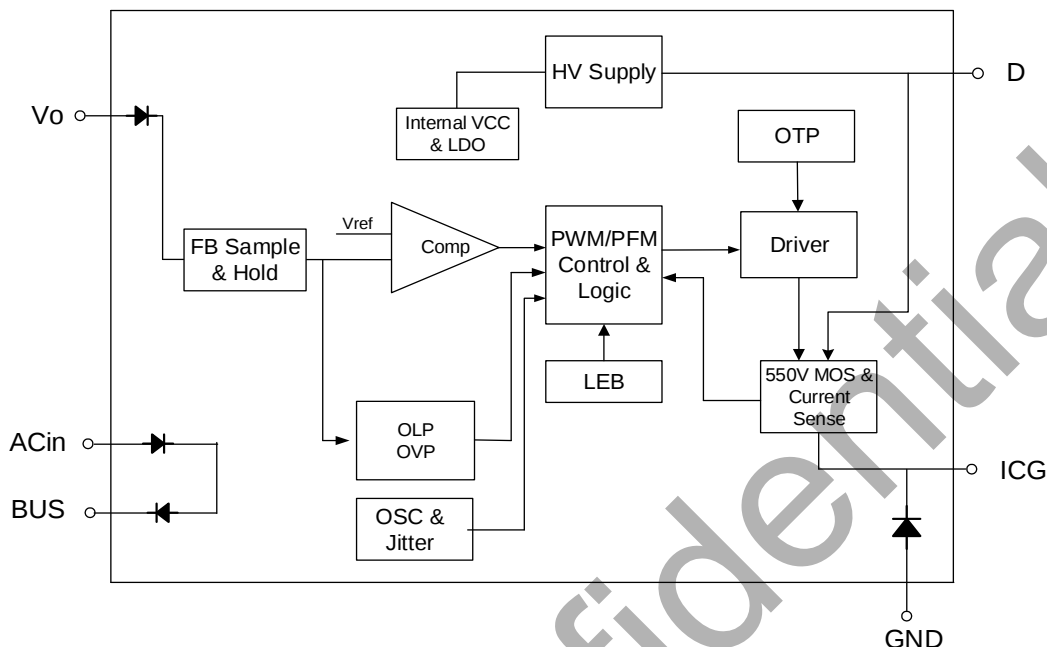


图 4. BP85221AL 内部框图

功能描述

BP85221AL 内部集成整流桥二极管、550V 功率开关、续流二极管、高压自供电电路、电流采样电路、电压反馈电路，以及丰富的保护功能。BP85221AL 无需外部补偿电路和外部 VCC 电容，只需要少量的外围器件就可以实现恒压输出。针对性的优化设计使得 BP85221AL 的输出电感（L1）可以兼容色环电感或贴片电感，降低系统成本和体积。（注 5：以下描述到的参数均为电气参数列表中的典型值，除非特别说明是最大或最小值）

高压启动供电

BP85221AL 集成高压启动与自供电电路，无需外部 VCC 电容。系统上电后，母线电压上升，内部高压启动电路通过 D 引脚对内置 VCC 电容充电。当内置 VCC 电容电压达到芯片启动阈值 11V 时，芯片内部控制电路开始工作。当内置 VCC 电容电压降低到欠压保护阈值 5V 时，芯片关断内部 MOSFET。芯片正常工作时，自供电电路在 MOSFET 关断期间通过 D 端对内置 VCC 电容供电。

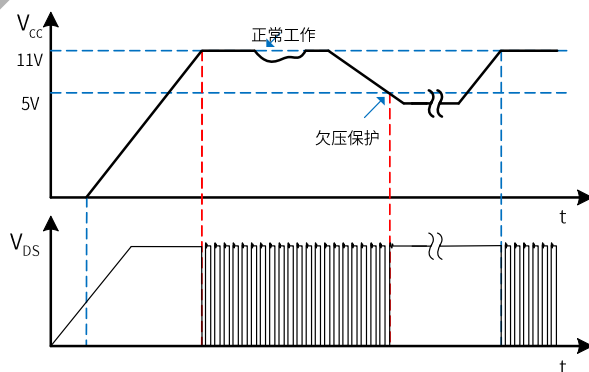


图 5. 高压启动与 VCC 欠压保护时序

软启动

BP85221AL 具有软启动功能。在软启动过程中，开关频率随着输出电压逐渐升高。

输出电压采样

BP85221AL 通过 Vo 引脚采样输出电压，经过内置反馈二极管、内部电阻分压后与基准电压运算实现恒压控制。输出电压采样仅在续流阶段 3us 时进行，电感设计时建议保证续

流时间大于 7us，以防止无法正确采样输出电压导致工作异常。

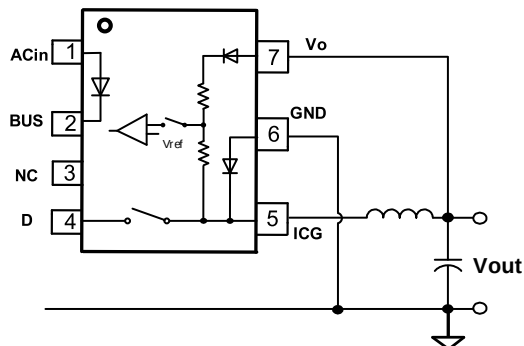


图 7. 输出电压采样示意图

频率自适应控制

BP85221AL 采用频率自适应控制技术。

控制曲线如图 8 所示：

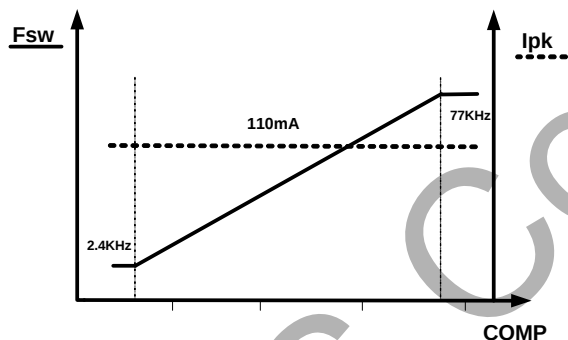


图 8. 控制曲线

电流检测

BP85221AL 内部集成电流采样电路，无需外置电流采样电阻。当一个开关周期开始时，控制电路开通 MOSFET，漏极电流上升，当电流上升达到内部限制值时，控制电路关断 MOSFET，直到下一个开关周期开始。内置前沿消隐 (Leading Edge Blanking) 时间， t_{LEB} 可以避免 MOSFET 开通瞬间的电流尖峰误触发 MOSFET 关断。

自动重启

当外部故障（输出短路、过载）触发相应的保护，控制电路关断 MOSFET，系统停止工作。BP85221AL 内部的自动重

启电路计时 t_{AR_OFF} (0.5s) 后重新启动系统，如果启动后故障没有消除，则重新触发相应的保护。

过载保护(OLP)

BP85221AL 内部控制电路通过 Vo 引脚检测输出过载故障。如果芯片检测到 Vo 电压低于 V_{O_OLP} (3.3V) 且持续 1024 个开关周期，则触发过载保护(OLP)并进入自动重启程序。输出短路也会触发过载保护 (OLP)。

过温保护 (OTP)

BP85221AL 内置过温保护电路。当结温达到过温保护阈值 T_{OTP} (145°C) 时，芯片会停止开关，MOSFET 保持关断，直到结温下降到 T_{OTP_THYST} 时，芯片重新启动。

应用指南

限流电阻的选择

建议在 ACin 端连接绕线电阻以阻挡浪涌电流, 保护内置整流二极管, 同时改善 EMI。可以根据实际应用的浪涌和 EMI 要求选取限流电阻阻值。

输入电容的选择

输入滤波电容对工频电压纹波、传导 EMI、以及电源抵抗 Surge 的能力都起到关键的作用。电容量的选择要保证直流母线电压不能过低(通常不要低于 70V), 因此电容量取决于输出功率和电源效率。全电压 85~265VAC 输入时, 电容量建议取 $\geq 6\mu\text{F/W}$ 。单高压 176~265VAC 输入时, 电容量建议取 $\geq 3\mu\text{F/W}$ 。为满足 EMI 和 Surge 要求, 可以结合实际应用适当调整输入电容量。

输出电容的选择

输出电容的作用是滤除电感电流中的交流成分, 提供稳定的直流电压给负载, 一般根据输出电压纹波要求来选取合适的电容。当输出电流恒定时, 输出纹波主要由输出电容的 ESR 以及容量决定。

$$\Delta V_{OUT} = \Delta V_{ESR} + \Delta V_C$$

CCM 模式下, 由容性产生的纹波电压为:

$$\Delta V_C = \frac{\Delta I_L}{8 * C_{OUT} * f_S}$$

DCM 模式下, 由容性产生的纹波电压为:

$$\Delta V_C = \frac{I_{OUT} * (I_{LIMIT_MAX} - I_{OUT})^2}{C_{OUT} * f_S * I_{LIMIT_MAX}^2}$$

实际应用中, 为了得到较小的 ESR, 电容量相对比较大, 由容量产生的输出电压纹波很小, 几乎可以忽略, 因此电压纹波主要由电容的 ESR 产生:

$$\Delta V_{ESR} = \Delta I_L * ESR \quad (\text{CCM})$$

$$\Delta V_{ESR} = I_{LIMIT_MAX} * ESR \quad (\text{DCM})$$

BP85221AL 的输出电容值, 建议选取 100uF。

输出电感

根据系统所需的电流输出能力, BP85221AL 的输出电感可以选用 1mH 或 1.5mH。考虑系统成本和体积, 可以根据实际需求选用 0510 色环电感或 CD43 贴片电感。选型时请注意电感的最大饱和电流等参数, 以避免电感持续工作在严重饱和状态。

假负载计算

当输出空载时, 需要假负载为电感电流提供回路, 从而稳定输出电压, 电感的平均电流即为假负载的电流。

$$I_{AVG} = \frac{1}{2} * I_L * (T_{ON} + T_{OFF}) * f_{S_MIN}$$

其中, I_L 为空载时电感峰值电流:

$$I_L = \frac{V_{IN_MAX}}{L} * t_{Delay} + I_{LIMIT_MIN}$$

I_{LIMIT_MIN} 为芯片的最低限流值, f_{S_MIN} 为芯片最低频率, T_{ON} 、 T_{OFF} 分别为空载时 MOSFET 开通和关断时间:

$$T_{ON} = \frac{L * I_L}{V_{IN_MAX}}$$

$$T_{OFF} = \frac{L * I_L}{V_{OUT} + V_{Diode}}$$

$$R_L = \frac{V_{OUT}}{I_{AVG}}$$

以上计算未考虑芯片自供电电流等因素, 实际需要的假负载电流稍大。

BP85221AL 的假负载电流建议 5mA 左右, 即选取 1K Ω 电阻。

PCB Layout 指南

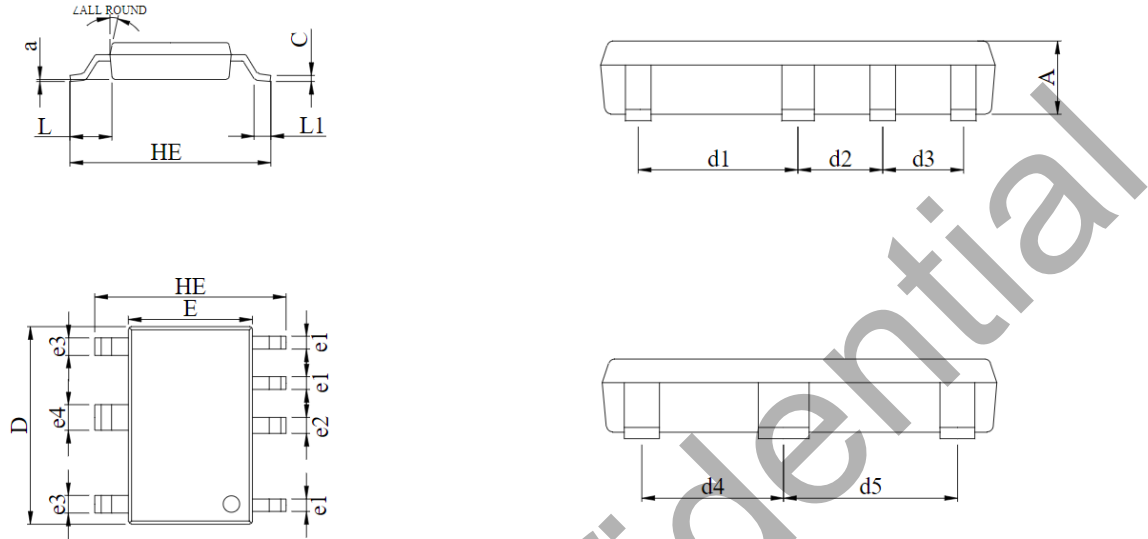
在设计 BP85221AL 的 PCB 时，建议遵循以下内容：

1. 交流电压输入端和 EMI 滤波电路建议远离电感等电压电流跳变点，以减少 EMI 噪声耦合。
2. ACin 与 BUS 引脚之间为内置整流二极管，承受交流高压，请注意走线间距，保留足够的爬电距离。
3. Vo 引脚为输出电压反馈端，应避免铺铜且远离母线、电感等高压跳变点，以防止反馈信号受到干扰。建议走线短而粗。

4. 可以在 D 和 ICG 引脚上适当铺铜来增强散热。
5. 为了达到较好的 EMI 表现，提高系统可靠性，建议尽可能减小功率环路的面积和走线长度。以 Buck-Boost 为例：建议将母线电容放置在 D 引脚附近，电感放置在 ICG 附近，母线电容、内置 MOSFET、电感形成的励磁回路面积和走线长度尽量减小。电感、内置续流二极管、输出电容组成的续流回路面积和走线长度也建议尽量缩小。

封装信息

封装外形尺寸 ASOP-7



Unit		A	C	D	E	HE	d1	d2	d3	d4	d5	e1	e2	e3	e4	L	L1	a	L
mm	max	1.25	0.22	6.40	4.10	6.10	2.56	1.38	1.32	2.28	2.78	0.50	0.56	0.60	0.85	1.15	0.80	0.2 (ref)	12°
	typ	1.15	0.20	6.20	3.90	6.00	2.51	1.33	1.27	2.23	2.73	0.40	0.51	0.55	0.80	1.05	/		
	min	1.05	0.15	6.00	3.70	5.90	2.46	1.28	1.22	2.18	2.68	0.35	0.46	0.50	0.75	0.95	0.40		
mil	max	49	9	252	161	240	101	54	52	90	109	18	22	24	33	45	31	8 (ref)	
	typ	45	8	244	154	236	99	52	50	88	107	16	20	22	31	41	/		
	min	41	6	236	146	232	97	50	48	86	106	14	18	20	30	37	16		

版本信息

版本	日期	记录
Rev.1.0	2022/12	首次发布

免责声明

晶丰明源尽力确保本产品规格书内容的准确和可靠，但是保留在没有通知的情况下，修改规格书内容的权利。

本产品规格书未包含任何针对晶丰明源或第三方所有的知识产权的授权。针对本产品规格书所记载的信息，晶丰明源不做任何明示或暗示的保证，包括但不限于对规格书内容的准确性、商业上的适销性、特定目的的适用性或者不侵犯晶丰明源或任何第三人知识产权做任何明示或暗示保证，晶丰明源也不就因本规格书本身及其使用有关的偶然或必然损失承担任何责任。

BPS Confidential